

ПОДХОД К ПОВЫШЕНИЮ ЭФФЕКТИВНОСТИ ИСПОЛЬЗОВАНИЯ МАССОВОГО МНОГОЯДЕРНОГО ПАРАЛЛЕЛИЗМА ДЛЯ БОЛЬШИХ ЗАДАЧ ВЫСОКОЙ ВЫЧИСЛИТЕЛЬНОЙ СЛОЖНОСТИ

Затуливетер Ю.С., Фищенко Е.А.

Институт проблем управления им. В.А. Трапезникова РАН, Москва, Россия
zvt@ipu.ru, fish@ipu.ru

Аннотация. Излагается подход к повышению эффективности использования массового многоядерного параллелизма, реализуемым однокристальными компьютерами-ускорителями общего назначения. Показаны сферы их применения в составе гибридных архитектур (включая атомную энергетику). Приводится сопоставительный анализ развития архитектурных линий ускорителей PC-2000M и NVIDIA. На примере умножения больших матриц представлен балансировочный метод повышения эффективности многоядерного параллелизма.

Ключевые слова: компьютеры-ускорители общего назначения с массовым многоядерным параллелизмом, большие задачи высокой вычислительной сложности, сферы применения, атомная энергетика, рост требований к эффективности реализаций массового параллелизма, метод балансировки вычислений.

Введение

Критически важные сферы обеспечения безопасности и суверенного развития ключевых отраслей промышленности, как правило включают в себя технически сложные и потенциально небезопасные физические объекты инфраструктуры. Возникновение аварийных ситуаций в наиболее крупных из них (ядерные энергетические установки, нефте-, газоперерабатывающие и химические производства, магистральные трубопроводы, высотные здания) по своим последствиям, связанным с выбросом радиоактивных и токсичных веществ, взрывами с разлетом частей разрушаемых конструкций, фронтами пламени, загрязнением окружающей среды могут быть сопоставимы со стихийными бедствиями [1].

Причинами возникновения аварийных ситуаций во многих случаях являются отказы систем вследствие ошибок в проектировании, нарушения технологии изготовления, условий и режимов эксплуатации. Для конструкций и сооружений, длительное время находящихся в эксплуатации, такой причиной могут стать деградация свойств материалов, предельные уровни накопленных повреждений, образование и неконтролируемое распространение трещин. Проблема обеспечения безопасности таких объектов должна включать в себя все этапы их жизненного цикла (проектирование, изготовление, модернизация, эксплуатация, утилизация) с обязательным учётом не только рисков возникновения нештатных ситуаций и аварий, но и их последствий. В связи с этим возникает необходимость изучения условий образования предельных состояний больших/сложных объектов и систем по различным критериям [1].

Наиболее эффективным подходом для предсказания поведения потенциально небезопасных объектов является математическое моделирование с широким использованием высокопроизводительных вычислительных систем, достижений прикладной математики, механики сплошных сред, физики горения и взрыва и др. Сами нагрузки, действующие на деформируемое твердое тело, часто заранее не известны. Они возникают как результат взаимодействия с другими телами, окружающими средами или физическими полями иной природы (тепловыми, радиационными, электромагнитными и пр.). Такие задачи как правило имеют неустойчивые режимы, исследования корректности математических постановок оказываются трудно выполнимыми. Поэтому в качестве основного критерия достоверности получаемых результатов используется сравнительный анализ с данными доступных натуральных измерений посредством создания и всё более широкого применения цифровых двойников (ЦД) [2, 3].

В задачах атомной энергетики сложные системы на всех этапах своего жизненного цикла требуют комплексно-многофакторного и всё более «тяжёлого» в вычислительном отношении [4] обеспечения необходимых уровней безопасности и эффективности. Например, виртуально-цифровая АЭС (ВЦАЭС – расчётная часть ЦД АЭС) моделирует работу более 300 систем АЭС и включает расчёт более 3,5 млн переменных [5].

Для решения «тяжёлых» задач также, например, используются блок-схемы, «деревья отказов» и «деревья событий». В «дереве событий» исходные события связаны со всеми другими возможными событиями – ветвями, а каждый сценарий представляет собой путь развития аварии, состоящий из набора таких разветвлений. Определив все исходные события и организовав их в логической

последовательности, можно получить большое число (тысячи для АЭС) потенциальных сценариев аварии. Посредством анализа «дерева событий» можно определить пути развития аварии, которые вносят наибольший вклад в риски из-за их высокой вероятности или потенциального ущерба. Анализ ветвей и путей развития аварии позволяет вносить изменения в конструкцию или эксплуатационные процедуры с учетом этих путей, обуславливающих наибольший вклад в суммарный риск [1].

Вычислительная аэро- и гидродинамика, молекулярное моделирование, квантово-химические методы, вычислительные технологии биоинформатики и биоинженерии имеют большое значение для практики, но они предъявляют жёсткие требования к характеристикам компьютерных систем, превышающие возможности существующей вычислительной техники. Для их решения приходится упрощать постановки задач, понижать их размерность, снижать точность до той грани, где задача не теряет физического смысла и может быть решена на доступных компьютерах [6].

Во-первых, такие «тяжёлые» задачи, как правило, являются большими и по размерностям моделей, и по объёмам данных, поэтому имеют высокую вычислительную сложность, которая растёт сверхлинейно (по полиномиальным законам с показателями степеней от 2 и выше) по мере увеличения размеров задач. Для их решения всё чаще не хватает производительности доступных компьютеров, что требует опережающего развития вычислительных средств общего назначения на основе компьютерных архитектур с массовым многоядерным параллелизмом с сотнями, тысячами, десятками тысяч и более универсально программируемых ядер.

Во-вторых, быстро растущие масштабы применения таких всё более сильносвязных в условиях глобальной компьютерной среды задач требуют адекватного по темпам наращивания вычислительной производительности при стоимостных ограничениях на уровне, обеспечивающем массовое применение в разнообразных сферах. Это особенно важно в связи с развитием и массовым применением методов ИИ с использованием больших и сверхбольших нейронных моделей.

Начиная с 10-х годов на фоне принципиальных ограничений увеличения рабочей частоты кремниевых СБИС на лидирующие позиции наращивания вычислительной производительности, отвечающие указанным требованиям, выходят однокристальные компьютеры-ускорители класса GP GPU [7] с массовым многоядерным параллелизмом. Первый такой ускоритель Fermi (40нм) компания NVIDIA вывела на массовый компьютерный рынок в 2010 г. Он имел 512 универсально программируемых CUDA-ядер. За 15 лет с опорой на быстрое развитие СБИС массовый многоядерный параллелизм в однокристальных компьютерах GP GPU увеличился до 24тыс (технологии менее 7 нм).

Однако пути дальнейшего развития ускорителей GP GPU на основе кремниевых СБИС-технологий, полвека прогрессирующих по экспоненте закона Мура, упираются в фундаментальный и уже совсем близкий барьер. Пределы миниатюризации определяются размером атома кремния. И до сих пор замены кремнию в части массового производства компьютерных изделий не найдено. Закон Мура уже вплотную подходит к исчерпанию своего системообразующего потенциала.

Индустрии массового компьютеростроения требуются дополнительные резервы такого повышения эффективности полезного использования программируемого массового многоядерного параллелизма до окологиперлинейных уровней (90-100%) при наращивании количества ядер (от сотен до тысяч, до десятков тысяч и более), которое отвечает требованиям сохранения уровней стоимости допускающих массовое производство таких вычислителей.

Такие резервы скрыты в нарастающем отставании эффективности (полезного использования) массового многоядерного параллелизма, которое проявляется в недостаточной сбалансированности существующих архитектур с массовым параллелизмом указанных уровней.

Для расчёта математических моделей «тяжёлых» задач в РФ в настоящее время в основном используются ПК, рабочие станции, суперкомпьютеры и клиент-серверные системы с использованием центров обработки данных (ЦОД), например [8-11].

Гибридные вычисления с использованием компьютеров-ускорителей с массовым параллелизмом в РФ ограниченно используются на основе зарубежных однокристальных компьютеров-ускорителей в минимально доступных из-за санкционных ограничений количествах, что абсолютно не соответствует требованиям достижения технологического суверенитета. В то же время в мире для решения «тяжёлых» задач такие ускорители применяются очень широко [12].

Примерами современных компьютеров-ускорителей с массовым параллелизмом являются GP GPU:

- V100, A100 компании NVIDIA (США),
- MI100, MI250X компании AMD (США),
- BR100компания Biron Technology (КНР).

Следует отметить, что начало истории серийного выпуска индустриально значимых гибридных вычислительных систем, в которых соединяются достоинства универсального компьютера и

многопроцессорного ускорителя, обеспечивающего повышение производительности на 1-2 порядка было положено в нашей стране. Такие комплексы открыли принципиально новые возможности для широкого применения недорогих вычислительных комплексов, обеспечивающих масштабируемое наращивание производительности на задачах с массовым вычислительным параллелизмом.

Мало кому известно, что СССР в 80-х годах двадцатого столетия стал пионером в создании высокопроизводительных гибридных вычислительных комплексов (ВК) на базе многопроцессорного компьютера-ускорителя общего назначения ПС-2000, которые впервые в мире выпускались большой промышленной серией. Высокая универсальность и эффективность этой многопроцессорной архитектуры относительно хост машин подтверждена широкой практикой применения в различных сферах народного хозяйства [13, 14].

В данной работе приводится сопоставительный анализ развития архитектурных линий предлагаемого к разработке отечественного компьютера-ускорителя с массовым параллелизмом ПС-2000М и GP GPU NVIDIA при решении «тяжёлых» вычислительных задач в критически важных сферах достижения технологического суверенитета, в том числе в атомной энергетике.

На примере одной из типовых «тяжёлых» задач, а именно – умножения больших плотных матриц излагается подход к повышению эффективности использования массового параллелизма до околониловых уровней.

Определение термина "большая задача" обосновывается двумя обстоятельствами:

- задача имеет полиномиальную вычислительную сложность ($\sim N^3$ операций умножения, N – размер квадратных матриц),
- объём данных матриц существенно превышает размер внутренней оперативной памяти всех ядер ускорителя.

Такая эффективность достижима и на других больших вычислительных задачах (у которых объём исходных/результатирующих данных существенно превышает совокупные размеры оперативной памяти ускорителей), при этом вычислительная сложность в расчёте на одно исходное/результатирующее число равно или превышает размер исходных/результатирующих данных. Именно такие задачи мы будем относить к большим вычислительным задачам с высокой (полиномиальной) вычислительной сложностью.

1. Сопоставительный анализ развития архитектурных линий ПС-2000М и NVIDIA

Отечественные гибридные ВК ПС-2000 уже в первом поколении строились по индустриально значимой версии высокоэффективной универсально программируемой многоядерной архитектуры общего назначения. За рубежом индустриальный путь к нынешним однокристальным компьютерам-ускорителям общего назначения был иным. В отличие от короткого периода (1975-80 гг.) конструирования и промышленного освоения многопроцессорных компьютеров-ускорителей с масштабируемой многопроцессорной архитектурой ПС-2000 «западный» путь к индустриально значимым многоядерным ускорителям общего назначения растянулся на три десятилетия (80-е, 90-е и 00-е).

1.1. Развитие отечественной архитектурной линии ПС-2000/ПС-2000М

В основу отечественной архитектурной линии ПС-2000/ПС-2000М положена масштабируемая многопроцессорная SIMD-архитектура отечественного компьютера-ускорителя ПС-2000 [13, 14]. Гибридные вычислительные комплексы на основе многопроцессорных компьютеров-ускорителей ПС-2000 выпускались в 80-х – 90-х годах большой промышленной серией в отсутствие мировых аналогов. Высокая эффективность многопроцессорной архитектуры ПС-2000 подтверждена широкой практикой применения в различных сферах народного хозяйства.

На рис. 1 в обобщённом виде представлена multi-SIMD структура однокристального компьютера-ускорителя с массовым многоядерным параллелизмом ПС-2000М, предлагаемого к разработке [15, 16]. Она составлена из базовых вычислительных модулей (БВМ), в основу которых положена апробированная многопроцессорная архитектура ПС-2000. Одно из ключевых преимуществ предлагаемой multi-SIMD структуры состоит в её структурной масштабируемости. Данное качество позволяет эффективно наращивать масштабируемую производительность однокристального ускорителя по мере увеличения количества вычислительных ядер, размещаемых на кристалле ускорителя. Такое масштабирование производительности становится возможным, начиная с технологии 90 нм (256/512 ядер на кристалле [16]). На технологиях менее 10 нм число ядер в чипе может достигать многих тысяч и десятков тысяч.

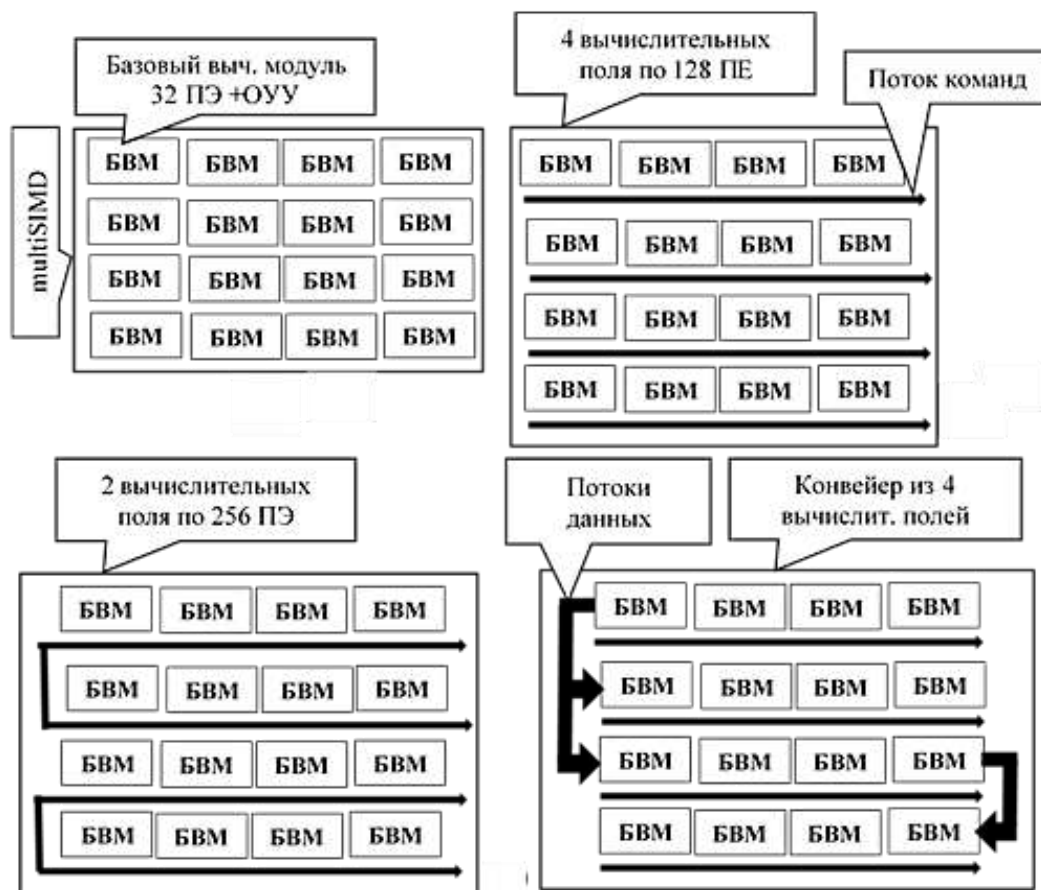


Рис. 1. Многоядерный компьютер-ускоритель PC-2000M

1.2. Эволюция архитектуры однокристальных ускорителей компании NVIDIA

Активная фаза их движения к ускорителям с массовым параллелизмом открылась только с начала 90-х, когда финансирование наших разработок стало обнуляться, а у них ускорился прогресс высокопроизводительных микропроцессоров и, соответственно, массово выпускавшихся всё более производительных ПК. Вместе с этим ускорился спрос на более качественную визуализацию динамических изображений на мониторах ПК. Растущие требования к качеству картинки на экранах обеспечивались всё более «тяжёлыми» алгоритмами графических преобразований, реализуемых в видеокартах ПК. Высокий параллелизм этих алгоритмов открыл дорогу к усилению видеокарт высокопараллельными архитектурами с ограниченным узкопрофильным функционалом, ориентированным на «тяжёлые» вычисления графических преобразований.

Компания NVIDIA в ходе конкуренции за более производительные графические вычислители для видеокарт в числе первых вышла на путь построения однокристальных ускорителей с массовым многоядерным параллелизмом. Успешно следуя предписаниям закона Мура, она сумела (вслед за ведущими производителями микропроцессоров) привязать архитектурные изменения очередных поколений своих видеокарт к смене поколений СБИС-технологий. Это ситуация, когда модернизация архитектур идёт вдогонку за новыми поколениями СБИС-технологий (в условиях дефицита времени: опоздание или «косяк» с модернизацией – это риск потери рынка, осуществляющего отбор и финансирование конкурентоспособных разработок). При этом, как правило, в архитектуру вносятся только те «очевидно» приемлемые изменения (отягощённые необходимостью сохранения преемственности с раскрученными на рынке решениями), которые минимизируют риски СБИС-реализации непродуманных до конца решений.

В конце 90-х NVIDIA вывела на рынок инновационные видеокарты GeForce 256 на основе продвинутых в функциональном и вычислительном плане чипов-ускорителей Graphics Processing Unit (GPU). В архитектуре GPU был расширен список графических преобразований. Выполнение в реальном времени «тяжёлых», но хорошо распараллеливаемых вычислений, было впервые обеспечено архитектурой с массовым параллелизмом вычислительных ядер. Но ядра, при этом, были жёстко

специализированы на требуемые функции видеокарт, реализация которых опирались на предшествующие индустриально апробированные аппаратные решения.

Быстрый рост многомиллионных тиражей видеокарт с чипами GPU к концу 00-х показал не только растущую востребованность архитектур с массовым многоядерным параллелизмом (в узкой сфере видеокарт), но и возможности программирования на таких видеокартах отдельных алгоритмов научных математических расчётов. Нерегулярные, потому весьма экзотические и трудоёмкие, методы нештатного программирования в специфичной системе команд узкопрофильного многоядерного видеопроцессора позволили пользователям, работающим в научных сферах, кратко, за счёт распараллеливания вычислений на многих ядрах GPU, ускорять вычисления, выполняемые в ПК.

В «экзотике» нештатного круга задач, решаемых на ПК с такими видеокартами, выходящих за рамки графических применений, NVIDIA уловила новый тренд формирования массового спроса в новых рыночных нишах [7].

Полновесной реакцией этой компании на зарождающийся спрос на универсальную программируемость архитектур с массовым многоядерным параллелизмом стал чип Fermi, изготовленный в 2010 году по технологии 40 нм. Принципиальное новшество – на одном кристалле к имеющемуся GPU добавлено 512 универсальных ядер с технологией параллельного программирования CUDA, которая заметно освобождала программистов от «экзотики» графического API. Это было весьма рискованное одномоментное добавление большой и сложной в управлении архитектуры с массовым динамическим (мультиредовым) распараллеливанием. Поэтому не обошлось без совместных с компанией TSMC экстремальных усилий. Потребовалось проведение глубокого реинжиниринга начального варианта проекта СБИС-реализации архитектурного решения. Экстремально большие структурные изменения, привносимые в архитектуру ускорителя, вызвали у тайваньской компании TSMC большие трудности в изготовлении чипов, пригодных для массового производства. В первых выпусках пластин процент годности чипов Fermi был катастрофически низким. Единицы процентов, вместо требуемых 95% и более. Причина, скорее всего, в чрезмерной разнородности и структурно-динамической сложности GP GPU. В отобранные проценты годных кристаллов попадали чипы с количеством работоспособных ядер от 480 до 512. Совместный реинжиниринг проекта потребовал больших усилий и многих месяцев

Только с чипов Fermi (спустя три десятилетия после выхода PC-2000 в серию) началось промышленное производство компьютеров-ускорителей общего назначения GP GPU. В следующих поколениях Kepler-Maxwell-Pascal (2012-2016 гг., 28-16 нм) количество программируемых CUDA-ядер увеличилось до 1536-3072-3584, соответственно. В 2018 г состоялся выпуск чипов поколения Turing (12 нм), в которых количество CUDA-ядер увеличилось до 4352. Принципиальным новшеством стало добавление на кристалл тензорного вычислителя, специализированного на задачи нейрокомпьютинга (с глубоким обучением нейросетей). Он стал третьим вычислителем с массовым многоядерным параллелизмом, размещённым на одном чипе. В последующих поколениях GP GPU количество CUDA-ядер увеличилось до 10752 (Ampere, 8 нм) и 16383 (Ada Lovelace, 4 нм), а в новейших – более 20 тыс. Тензорный спецвычислитель, развиваемый в этих поколениях, обеспечил ускорителям GP GPU рекордные (для универсально программируемых массово тиражируемых устройств) увеличения скорости нейрокомпьютинга.

Тем самым встроенный тензорный вычислитель открыл возможности массового применения технологий цифровой интеллектуализации в различных сферах. Значительное увеличение числа программируемых CUDA-ядер будет способствовать массовому применению методов компьютерного моделирования при формировании цифровых двойников сложных объектов и систем.

Успешное освоение рыночной ниши ИИ с большим отрывом вывело компанию NVIDIA по капитализации на лидирующие позиции (более \$3 трл.), что на порядок превышает все другие компании, в том числе десятилетиями лидировавшие на компьютерном рынке.

Используя опережающий прогресс СБИС-технологий, NVIDIA своими очередными поколениями компьютеров-ускорителей уже не в первый раз инициирует глобальный тренд формирования новых сфер массового применения. На этот раз не только «тяжёлых» вычислительных задач традиционных классов, но и новейших задач цифровой интеллектуализации.

Вместе с тем, следует отметить, что добавление на чип ещё одного узкопрофильного спецвычислителя не только показывает, но и подтверждает недостаточную эффективность и гибкость базовой программируемой CUDA-архитектуры, объединяющей уже многие тысячи ядер общего назначения.

Таким образом, NVIDIA с учётом требований новых классов «тяжёлых» задач вывела на массовый рынок комбинированный чип, в котором на одном кристалле соседствуют три архитектуры с массовым

многоядерным параллелизмом – специализированный графический видеопроцессор, универсально программируемый вычислитель общего назначения и тензорный специализированный ускоритель нейрокомпьютинга. Каждый из них, закрывает свою рыночную нишу. Их совместное размещение на одном кристалле расширяет сферы применения таких чипов и радикально увеличивает тиражи, а значит и расширяет коммерческие горизонты.

Технологическое преимущество однокристальных GP GPU перед PC-2000 очевидно. Это прямое следствие полного превосходства зарубежных СБИС-технологий, прогрессирующих в остро конкурентной рыночной среде. Но при сравнении архитектур GP GPU с отечественной PC-2000M возникают вопросы к их архитектурной линии.

Первый вопрос о сферах эффективной применимости. В ранних поколениях GP GPU, начиная с чипов Fermi, таких сфер было две: видеопроцессинг GPU и компьютеринг общего назначения GP. При этом следует отметить, что на задачах GP уровни эффективности использования CUDA-ядер во многих применениях остаются существенно (в разы) ниже пиковых значений. И чем больше таких ядер в последующих поколениях, тем труднее в рамках CUDA-архитектуры обеспечивать высокие значения коэффициента их полезного использования.

Второй вопрос. Скорее всего, потенциальные сферы применимости компьютеров-ускорителей с массовым многоядерным параллелизмом не исчерпываются тремя перечисленными. Используемый NVIDIA подход к наращиванию сфер применения GPU предполагает добавление на кристалл новых многоядерных вычислителей. В итоге на одном кристалле уже три разноархитектурных вычислителя. Это можно расценивать, как следствие недостаточной эффективности и масштабируемости архитектуры с массовым параллелизмом универсальных ядер CUDA.

Эмпирический подход NVIDIA к наращиванию многоядерного функционала путём аддитивного накопления на кристалле разнородных архитектурных решений продолжает давать коммерческий эффект, который в отсутствие системно-целостных, более гибких и эффективно масштабируемых архитектурных альтернатив с массовым многоядерным параллелизмом пока достаточен для удержания мирового лидерства. И во многом, благодаря удачно проводимой политике, направленной на формирование новой рыночной конъюнктуры. Но это не означает, что данный эклектичный подход ведёт к решению нарастающих проблем высокоэффективного наращивания, использования и структурного масштабирования функционального и вычислительного потенциала массового многоядерного параллелизма в субнанометровом диапазоне СБИС-технологий.

Сказанное никак не может умалять достижений компании NVIDIA, которая на протяжении десятилетий остаётся одним из лидеров мирового компьютерного прогресса. Первопроходцы выбирают только доступные в их время пути в будущее. Не всем это удаётся. Но NVIDIA сумела не только синхронизировать очень непростое развитие архитектур массового многоядерного параллелизма с опережающим развитием СБИС-технологий, но и осуществить формирование и наполнение новых рыночных ниш массового потребления высокопроизводительных вычислений. Их путь постепенного (step-by-step) аддитивного наращивания функционала массового многоядерного параллелизма с учётом рыночной конъюнктуры не стал самым коротким. Главное, что он привёл к глобальному расширению горизонтов применения методов и средств наращивания производительности за счёт массового распараллеливания.

2. Метод балансировки вычислений "тяжёлых" задач на примере умножения больших плотных матриц

Применение алгоритма умножения больших плотных матриц требуется для создания моделей в различных сферах индустрии.

В атомной энергетике для прогнозирования ресурсных характеристик оборудования необходимо объединение большого количества разнородной информации о его материале и свойствах, об условиях эксплуатации, величине нагрузок и параметрах среды, методах контроля и его достоверности и т.д., поэтому требуется разработка сложных математических моделей процессов старения, учёт не только вышеперечисленных факторов, но и проводимых мероприятий по обеспечению надёжности и работоспособности оборудования для снижения интенсивности процессов деградации. Такие модели достаточно сложны в математическом плане, например, для ВВЭР-1000 необходимы расчёты с размерностью матрицы 11000x11000. Тестовую задачу удалось решить на ПК с 2Гб оперативной памяти и 2-ядерным процессором с частотой 2,13 ГГц для размерности матриц 3000x3000 за 18,5 мин [17].

Задачи электродинамики на основе решения интегральных уравнений также опираются на работу с большими матрицами, например, задача дифракции электромагнитного поля на диэлектрическом

анизотропном теле произвольной формы решалась на четырёх разных кластерах суперкомпьютерного комплекса НИВЦ МГУ 26 дней [6].

Являясь вычислительно-трудоемкими, матричные вычисления представляют собой классическую область применения параллельных вычислений. С одной стороны, использование высокопроизводительных многопроцессорных систем позволяет существенно повышать уровни вычислительной сложности решаемых задач. С другой стороны, в силу своей достаточно простой формулировки матричные операции предоставляют, подходящую основу для демонстрации и анализа приёмов, и методов параллельного программирования [18-20].

2.1. Технологические принципы работы с большими матрицами

Хранение матриц А, В, С в ОЗУ и на дисках осуществляется в формате последовательного размещения элементов матриц в памяти путём занесения строк матриц "змейкой" (последовательное размещение элементов из строк, начиная от первой, с переходом в начало следующей строки). При таком размещении доступ к элементам по чтению/записи осуществляется в двух режимах: для дисковых устройств последовательно по расположению элементов; для ОЗУ чтение/запись значений элементов осуществляется посредством вычисления адресов размещения элементов в матрицах, значение которых определяется индексными функциями текущими индексами значениями двух индексов доступа к элементам матриц (либо многими индексами для многомерных массивов).

Матрицы определяются как "большие" в случае, когда исходные, промежуточные и результирующая матрицы не помещаются в ОЗУ применяемых вычислительных устройств.

Для вычисления таких матриц проводится их разбиение на квадратные клетки, размер которых N_{klet} кратен размеру обрабатываемых матриц N так, что матрицы размера N разбиваются на матрицы из равновеликих по размеру клеточных матриц, размер клеточной матрицы становится равным $N_{krat}=N/N_{klet}$.

Разбиение на клетки, которые помещаются в ресурсы ОЗУ вычислительного устройства, позволяют осуществлять вычисления больших матриц путём их перекачки и промежуточного хранения в соответствии с алгоритмом умножения клеток матриц.

Важно отметить, что при таком выполнении возможно достижение временного баланса при исполнении процесса вычисления клеток и процесса подкачки клеток путём параллельного их совмещения во времени [3].

Исполнение указанных принципов в рамках предлагаемого метода положено в основу метода параметризованной структурной балансировки многоуровневой архитектурной конфигурации многопроцессорного вычислительного устройства (МВУ) с массовым многоядерным параллелизмом (с количеством процессорных элементов (P) от сотен, тысяч, десятков тысяч и более ПЭ). Параметрами балансировки кроме количества ПЭ P являются объём и конфигурации ОЗУ, динамические характеристики АЛУ и доступа к ОЗУ, пропускные способности каналов обмена данными на разных уровнях [3].

Цель балансировки – определение взаимосвязи между архитектурными параметрами и параметрами задач для достижения максимального значения околориковой производительности (около 100%) всех ПЭ.

2.2. Оценочные характеристики

В таблице 1 приведены плановые режимы и оценки ожидаемых результатов проведения вычислений задачи на ПК с увеличением размера матриц – от $N=10^3$ до $N=10^4$. Для каждого задействованного размера N приводятся данные о пропорциональном сокращении времени вычислений пропорционально числу ПЭ ускорителя.

Исходные требования к ресурсам используемого компьютера: ПК (в одноядерном режиме)

- $\tau_{АЛУ}=10^{-9}$ сек \Leftrightarrow 1 ГГц
- Разрядность чисел: 32 (4 Б)
- $\tau_{ВВ}=16*10^{-9}$ сек \Leftrightarrow 1/16 ГГц (PCI: скорость= 250МБ/сек=1/4 ГБ/сек= (1/16) ГСлов/сек)

Отметим, что время $\tau_{ВВ}$ в 16 раз больше, чем $\tau_{АЛУ}$.

Основная расчётная формула баланса: $N_0(P)=3*(\tau_{ВВ}/\tau_{АЛУ})*P$

Таблица 1. Оценочные характеристики

Размер матриц N	Объём внешней памяти 4*3*N ²	Вычисление на ПК (без ускорителя)			Оценка производительности МВУ в режиме 100% эффективности всех ПЭ Р за счёт балансировки времени T _{АЛУ} (N, P) = T _{ВВ} (N)			
		Процессорное время T _{АЛУ} (N) = t _{АЛУ} *N ³ (сек)	Время ввода-вывода T _{ВВ} (N) = t _{ВВ} *N ² (сек)	$\frac{T_{АЛУ}(N)}{T_{ВВ}(N)} > 1$	Ускоритель P=32 ПЭ		Ускоритель P=1000 ПЭ	
					Время	Ускорение	Время	Ускорение
10 ²	0,12 МБ	10 ⁻³ (1 мкс)	16*10 ⁻⁶ (16 мкс)	62,5	30 мкс	32	1мкс	1000
10 ³	12 МБ	1сек	1,6*10 ⁻⁶ (1,6 мкс)	625	30 мкс	32	1мкс	1000
10 ⁴	1,2 ГБ	10 ³ (17 мин)	0,16сек	6375	32 сек	32	1сек	1000
10 ⁵	120 ГБ	10 ⁶ (~12 суток)	16сек	64800	9 час	32	17 мин	1000
10 ⁶	12 ТБ	10 ⁹ (~32 года)	1600сек	625000	1 год	32	11 дней	1000

3. Заключение

Ограничения доступа к передовым СБИС-технологиям имеют долгосрочный характер и является одним из главных препятствий на путях импортонезависимого развития отечественного компьютеростроения. Особое значение для достижения технологического суверенитета в разных сферах, включая критически важные, имеют технические средства выполнения высокопроизводительных вычислений на основе индустриально значимых тиражей однокристалльных компьютеров-ускорителей с массовым многоядерным параллелизмом.

Сокращение отставания в этом особо важном системформирующем направлении развития компьютерных технологий становится возможным за счёт более эффективных архитектурных решений, направленных на радикальное повышение коэффициента полезного использования совокупных ресурсов массового многоядерного параллелизма на широких классах "тяжёлых" задач с массовым вычислительным параллелизмом. На достижение этой цели направлено развитие архитектурной линии ПС-2000М, ориентированной на широкое/массовое применение в составе гибридных вычислительных систем различных классов – от мобильных, встраиваемых и ПК до облачных серверов и суперкомпьютеров для решения разнообразных задач с высокими уровнями вычислительного параллелизма, в том числе в таких сферах, как цифровые двойники и нейрокомпьютинг.

В данной работе показаны предпосылки для проектирования недорогих отечественных компьютеров-ускорителей с масштабируемым и с высокой эффективностью используемым массовым многоядерным параллелизмом, однокристалльное воплощение которых на доступных отечественных СБИС-технологиях позволит обеспечивать безопасность суверенного технологического развитие в критически важных сферах. При получении доступа к передовым технологиям такие ускорители будут обладать конкурентоспособными преимуществами на мировом рынке.

Литература

1. Авдоткин В.П., Дзыбов М.М., Самсонов К.П. Оценка ущерба от чрезвычайных ситуаций природного и техногенного характера. – М: МЧС России, ФГБУ ВНИИ ГОЧС (ФЦ), 2012. – 467 с.
2. Полетыкин А.Г., Промыслов В.Г., Семенов К.В., Менгазетдинов Н.Э., Жарко Е.Ф. Применение цифрового двойника в жизненном цикле АСУ ТП АЭС // Автоматизированные системы управления технологическими процессами АЭС и ТЭС: материалы II Международной научно-технической конференции. – Минск: БГУИР, 2021. – С. 193–197.
3. Затуливетер Ю.С., Фищенко Е.А. Предпосылки к импортонезависимому развитию облачных технологий цифровых двойников сложных систем Часть I. Стадии развития глобальной компьютерной среды // Датчики и системы. 2024. № 5. – С. 3–12., Часть II. Гибридные архитектуры на базе компьютеров-ускорителей с массовым многоядерным параллелизмом // Датчики и системы. – 2024. – № 6. – С. 3–11.
4. Байдаров Д.Ю., Абакумов Е.М., Файков Д.Ю. Программное обеспечение «тяжелого» класса: возможности импортозамещения // Вопросы инновационной экономики. – 2022. – Том 12, № 1. – С. 295–316.
5. Дорохова И. Заглянуть в будущее. Виртуально-цифровая АЭС помогает прогнозировать поведение её реального прототипа // Вестник атомпрома. – 2021. – № 10. – С. 12 – 18.
6. Воеводин В.В. Решение больших задач в распределенных вычислительных средах // Автоматика и телемеханика. – 2007. – № 5. – С. 32–45.

7. История компании NVIDIA: как производитель видеокарт стал мировым лидером полупроводниковой отрасли. https://club.dns-shop.ru/blog/t-99-videokartyi/132565-istoriya-kompanii-nvidia-kak-proizvoditel-videokart-stal-mirovyi/?utm_referrer=https%3A%2F%2Fru.search.yahoo.com%2F (дата обращения 05.06.2025).
8. *Арданиани В.Г., Маркова Т.В., Аксёнов А.А., Кочетков М.А., Волков В.Ю., Голибродо Л.А., Крутиков А.А., Кудрявцев О.В.* CFD-моделирование теплообменных пучков парогенератора с эвтектическим сплавом «свинец–висмут» // Компьютерные исследования и моделирование. – 2023. – Т. 15, № 4. – С. 861–875.
9. *Диденко Д.В., Балугев Д.Е., Маров И.В., Никаноров О.Л., Рогожкин С.А., Сорокин С.Е.* Расчетное моделирование теплофизических процессов в высокотемпературном газоохлаждаемом реакторе // Компьютерные исследования и моделирование. – 2023. – Т. 15, № 4 – С. 895–906.
10. *Ковалев В.В., Сергеев Н.Е.* Реализация сверточных нейронных сетей на встраиваемых устройствах с ограниченным вычислительным ресурсом // Известия ЮФУ. Технические науки. – 2021. – № 6(223). – С. 64–72.
11. *Рыбкин А.В., Смирнов Р.О., Котихина Е.Е. и др.* Анализ эпикардальных электрограмм средствами искусственного интеллекта // Проблемы информатики. – 2024. – № 3(64). – С. 58–71.
12. *Кузьминский М.Б.* Новое поколение GPGPU и сопутствующего оборудования: микроархитектура и производительность вычислительных систем от серверов до суперкомпьютеров // Программные системы: теория и приложения. – 2024. – Т. 15, № 2(61). – С. 139–473.
13. *Затуливетер Ю.С., Фищенко Е.А., Артамонов С.Е., Козлов В.А.* Элементы стратегии и архитектурные предпосылки опережения в области однокристалльных многопроцессорных компьютеров с массовым параллелизмом // Информационные технологии. – 2014. – № 2. Приложение. – С. 1–32.
14. *Wolcott P., Goodman S.E.* High-speed computers of the Soviet Union // Computer. – 1988. –Vol. 21, № 9. – P. 32–41.
15. *Zatuliveter Yu.S., Fishchenko E.A.* Towards Hybrid Computing with Scalable Mass Parallelism for High-Performance Cloud Computing of Digital Twins // Proceedings of 8th International Conference on Information, Control, and Communication Technologies (ICCT 2024). – Vladikavkaz: IEEE, 2024. – P. 1–4.
16. *Затуливетер Ю.С., Фищенко Е.А.* Развитие импортонезависимой элементной базы для поддержки технологий «цифровых двойников» (на примере задач АСУ ТП АЭС) // Управление развитием крупномасштабных систем (MLSD'2022): труды Пятнадцатой международной конференции. – М.: ИПУ РАН, 2022. – С. 1060–1067.
17. *Гулина О.М., Сальников Н.Л., Арефьев В.П., Политюков В.С.* Особенности вычислений в модели оптимального управления ресурсом трубного пучка парогенератора // Известия высших учебных заведений. Ядерная энергетика. – 2012. – № 2. – С. 39–47.
18. *Уральский Н.Б., Сизов В.А., Капустин Н.К.* Применение модифицированного генетического алгоритма для распараллеливания задачи умножения матриц большой размерности в гетерогенных системах обработки данных // Интернет-журнал «НАУКОВЕДЕНИЕ». – 2016. – Том 8, № 2. <http://naukovedenie.ru/PDF/62TVN216.pdf> (дата обращения 05.06.2025).
19. *Климов А.В.* Умножение плотных матриц на неоднородных высокопараллельных вычислительных системах (анализ коммуникационной нагрузки) // Информационные технологии. – 2008. – № 3. – С. 24–31.
20. *Исупов К.С., Князьков В.С.* Матрично-векторное умножение многократной точности на графическом процессоре // Программные системы: теория и приложения. – 2020. – Т. 11, № 3(46). – С. 33–59.